

広い入力範囲をもつ低電圧 CMOS 乗算器

中村 圭†^{a)} 兵庫 明† 関根慶太郎†

A Low Voltage CMOS Analog Multiplier with Large Input Range

Kei NAKAMURA†^{a)}, Akira HYOGO†, and Keitaro SEKINE†

あらまし 本論文では、アナログ回路で重要なブロックである乗算器に注目し、低電圧下で広い入力範囲が得られる乗算器を提案する。また、Spectre を用いて電源電圧 $2V_t$ という従来の回路では動作しない低電圧下で、入力範囲が拡大していることを確認した。

キーワード CMOS アナログ回路, アナログ乗算器, 低電源電圧, 広入力範囲

1. ま え が き

プロセスの微細化に伴い集積回路の低電圧化が要求されている。しかし、回路の低電圧化により、入力範囲が狭くなってしまうという問題がある。このため本論文では、重要な回路ブロックである乗算器に注目し、低電圧下で広い入力範囲が得られる乗算器を提案する。

2. クロスカップル接続乗算器

本論文で基本構成として用いるクロスカップル接続乗算器（以下、CCM とする）を図 1 に示す [1]。この回路の入出力特性は、各 MOSFET が飽和領域で動作しているとする、 $I_o = 2KV_{in2}(V_{in1(+)} - V_{in1(-)})$ となる。ここで、 K は MOSFET のトランスコンダクタンス定数である。この式より $V_{in1(+)} - V_{in1(-)}$ を差動入力信号と考えれば、乗算器として動作することがわかる。ただし、M1 と M2, M3 と M4 のゲート間に入力信号を V_{in2} シフトするフローティング電圧源を実現する回路（以下、FVS とする）が必要となる。

また、M1-M4 のゲート電圧 V_g の入力範囲は、

$$V_{DD} \geq V_g \geq V_{tn} \quad (1)$$

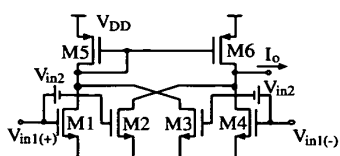


図 1 クロスカップル接続乗算器

Fig. 1 Multiplier using cross-couple configuration.

† 東京理科大学理工学部, 野田市

Faculty of Science and Technology, Science University of Tokyo, 2641 Yamazaki, Noda-shi, 278-8510 Japan

a) E-mail: kei@sekine00.ee.noda.sut.ac.jp

となる。ただし、 V_{tn} は NMOS のしきい電圧とする。

3. FVS を用いた乗算器

図 1 の基本構成を用いた乗算器を実現するために必要となる FVS として CCM のコア部分と同じタイプの MOSFET を用いた FVS(従来型) [1]~[3] と相補型となる MOSFET を用いた FVS(提案型) による乗算器の動作原理と動作範囲を示す。そして、提案型乗算器が低電圧下で広い入力範囲が得られることを示す。

3.1 従来型乗算器

従来型乗算器を図 2 に示す。M7-M14 のレベルシフト回路の出力電圧 $V_{o1\pm}$, $V_{o2\pm}$ は、

$$V_{o1\pm} = V_{1\pm} - V_{2-} \quad (2)$$

$$V_{o2\pm} = V_{1\pm} - V_{2+} \quad (3)$$

となる (複号同順)。この結果、図 2 の回路全体の入出力特性は、 $I_o = 2K(V_{1+} - V_{1-})(V_{2+} - V_{2-})$ となる。

次に、図 2 の従来型乗算器の動作範囲について考察する。図 2 のすべての MOSFET は飽和領域で動作する。そのため、M7-M14 が遮断領域、若しくは抵抗領域に入らないための条件と、 $V_{2\pm}$ は一般的に GND より大きな電圧になるという条件により、従来型 FVS の入力範囲は図 4(a) の範囲 A(太線部分) となる。

また、 $V_{o1\pm}$, $V_{o2\pm}$ の取り得る範囲は全体において、

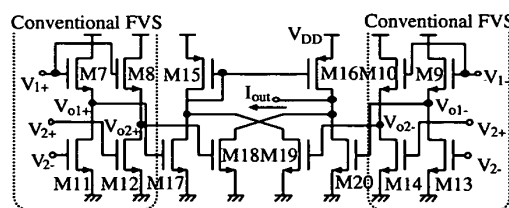


図 2 従来型乗算器

Fig. 2 Conventional multiplier.

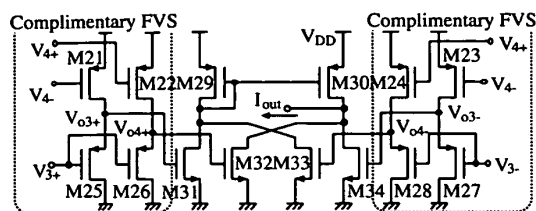


図3 相補型 FVS を用いた提案する乗算器

Fig. 3 Proposed multiplier using complementary FVS.

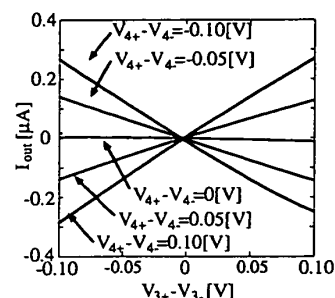


図5 図3の直流特性

Fig. 5 Dc characteristics of Fig. 3.

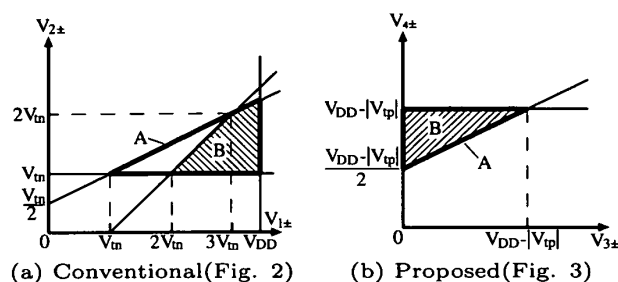


図4 図2, 図3の入力範囲

Fig. 4 Input range of Figs. 2, 3.

式(1)の入力範囲内にあるため、図2の回路全体を考えたときの入力範囲は図4(a)の範囲Bとなる。また、図4(a)より、従来型乗算器の入力範囲がゼロとなる最低動作電源電圧は $V_{DDmin} = 2V_{tn}$ となる。

3.2 相補型 FVS を用いた提案する乗算器

従来型乗算器では、式(1)により、出力範囲が制限されるという問題があった。このため、ここではこの制限をなくし、入力範囲を広くすることができる相補型 FVS を用いた乗算器を提案する。

提案型乗算器を図3に示す。M21-M28のレベルシフト回路の出力電圧 $V_{03\pm}$, $V_{04\pm}$ は、

$$V_{03\pm} = V_{DD} + V_{3\pm} - V_{4-} \quad (4)$$

$$V_{04\pm} = V_{DD} + V_{3\pm} - V_{4+} \quad (5)$$

となる(複号同順)。この結果、図3の回路全体の出力特性は、 $I_o = 2K(V_{3+} - V_{3-})(V_{4+} - V_{4-})$ となる。

次に、図3の相補型 FVS の動作範囲について考察する。図3のすべての MOSFET は飽和領域で動作する。そのため、M21-M24が遮断領域、若しくは抵抗領域に入らないための条件と、 $V_{3\pm}$ は一般的に V_{DD} より小さい電圧になるという条件により、相補型 FVS の入力範囲は図4(b)の範囲Aとなる。ただし、 V_{tp} は PMOS のしきい電圧とする。

また、 $V_{03\pm}$, $V_{04\pm}$ の取り得る範囲は、式(1)による制限を受けず、図4(b)の範囲B(=A)が、提案型乗算器の入力範囲となる。この図4(b)より、相補型 FVS

を用いた提案する乗算器の入力範囲がゼロとなる最低動作電源電圧は $V_{DDmin} = |V_{tp}|$ となる。

4. シミュレーション結果

提案回路の低電源電圧での動作を確認するため、従来型乗算器で入力範囲がゼロになる電源電圧 $V_{DD} = 2V_{tn}$ で Spectre を用いてシミュレーションを行う。 $V_{4-} = 0.50[V]$, $V_{3-} = 0.10[V]$ に固定し、 $V_{4+} - V_{4-}$ を $-0.10[V]$ から $0.10[V]$ まで $0.05[V]$ 刻みで変化させたときの $V_{3+} - V_{3-}$ に対する I_{out} の直流解析の結果を図5に示す。ただし、シミュレーション条件は電源電圧 $1.2[V]$, M21-M28: $W/L = 0.70\mu m/14\mu m$, M29, M30: $W/L = 11.2\mu m/0.70\mu m$, M31-M34: $W/L = 0.7\mu m/2.8\mu m$ である。使用したモデルパラメータは BSIM3 の MOSIS $0.35\mu m$ プロセスで、MOSFET のしきい電圧 $V_{tn} \cong |V_{tp}| \cong 0.6[V]$ である。

5. む す び

本論文では、低電源電圧下で広い入力範囲が得られる相補型 FVS を用いた乗算器を提案した。提案型乗算器は、従来型乗算器では動作しない電源電圧 $V_{DD} = 2V_{tn}$ でも動作することを回路シミュレーションで確認し、更に低電圧下での入力範囲が拡大していることを示した。

文 献

- [1] K. Bult and H. Wallinga, "A CMOS four-quadrant analog multiplier," IEEE J. Solid-State Circuits, vol.SC-21, no.3, pp.430-435, 1986.
- [2] Z. Wang, "Novel linearisation technique for implementing large-signal MOS tunable transconductor," Electron. Lett., vol.26, no.2, pp.138-139, 1990.
- [3] K. Kimura, "An MOS four-quadrant analog multiplier based on the multitail technique using a quadritail cell as a multiplier core," IEEE Trans. Circuits & Syst. I, vol.42, no.8, pp.448-454, 1995.

(平成14年4月3日受付)